

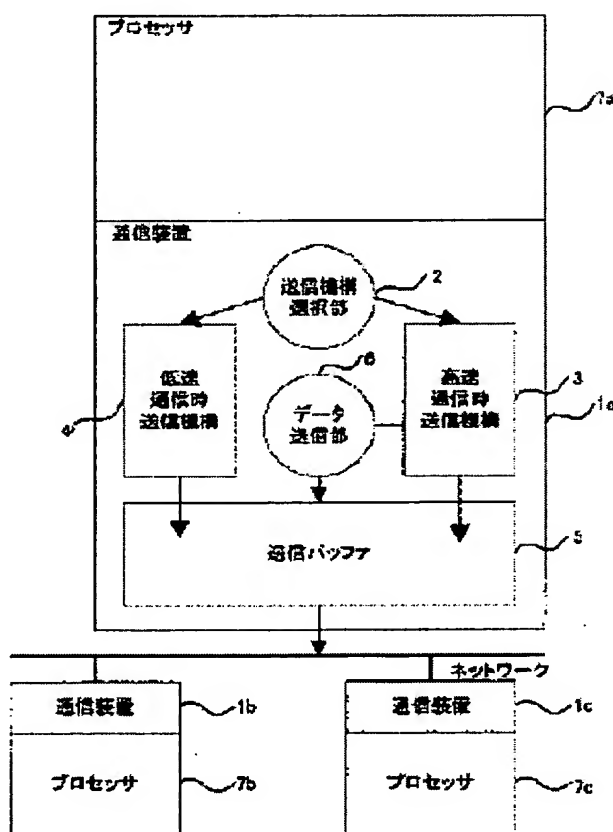
INTER-PROCESSOR DATA COMMUNICATION DEVICE

Patent number: JP2003141094
Publication date: 2003-05-16
Inventor: MURAYAMA KAZUHIRO; OCHIAI SHINICHI
Applicant: MITSUBISHI ELECTRIC CORP
Classification:
- **International:** G06F13/38; G06F15/177; H04L29/08; G06F13/38;
G06F15/16; H04L29/08; (IPC1-7): G06F15/177;
G06F13/38; H04L29/08
- **European:**
Application number: JP20010332804 20011030
Priority number(s): JP20010332804 20011030

Report a data error here

Abstract of JP2003141094

PROBLEM TO BE SOLVED: To provide a data communicating device capable of performing data transmission conforming to the speed of a network in performing data communication between the processors.
SOLUTION: When the speed of the network is high, the transmission data transmitted by a transmission destination processor is replaced in the order of transmission conforming to the speed of the network, and the replaced transmission data are transmitted to the transmission destination processor through the network.



Data supplied from the esp@cenet database - Worldwide

BEST AVAILABLE COPY

THIS PAGE BLANK (USPTO)

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2003-141094
(P2003-141094A)

(43) 公開日 平成15年5月16日 (2003.5.16)

(51) Int.Cl. ⁷	識別記号	F I	テ-マ-ト*(参考)
G 0 6 F 15/177	6 7 6	G 0 6 F 15/177	6 7 6 A 5 B 0 4 5
13/38	3 1 0	13/38	3 1 0 D 5 B 0 7 7
H 0 4 L 29/08		H 0 4 L 13/00	3 0 7 C 5 K 0 3 4

審査請求 未請求 請求項の数10 O L (全 18 頁)

(21) 出願番号 特願2001-332804(P2001-332804)

(22) 出願日 平成13年10月30日 (2001. 10. 30)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 村山 和宏

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 落合 真一

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人 100102439

弁理士 宮田 金雄 (外1名)

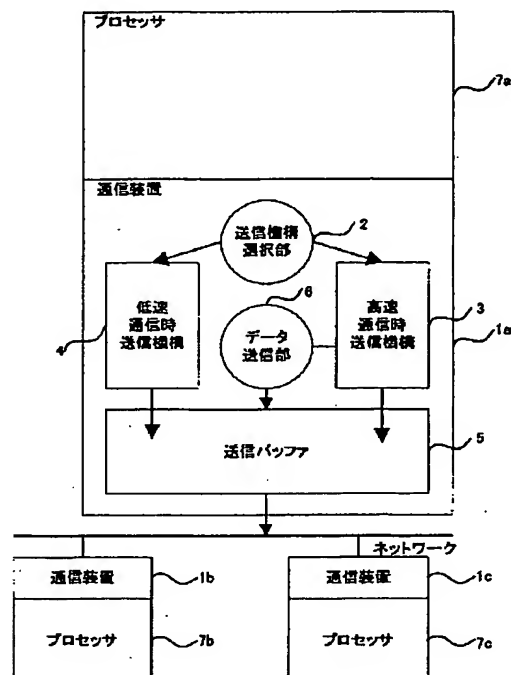
最終頁に続く

(54) 【発明の名称】 プロセッサ間データ通信装置

(57) 【要約】

【課題】 プロセッサ間でデータの通信を行う場合、ネットワークの速度に適したデータ送信を行うことが可能なデータ通信装置を提供することを目的とする。

【解決手段】 送信先プロセッサにより送信された送信データをネットワークの速度が高速の場合、又はネットワークの速度が高速の場合に、送信データをネットワークの速度に適した送信順序に入れ替え、この入れ替えた送信データをネットワークを介して送信先プロセッサに送信する。



【特許請求の範囲】

【請求項 1】 送信元プロセッサにより送信された送信データを蓄積する送信データ蓄積手段と、前記送信データを送信するネットワークの速度が高速の時に、前記送信データ蓄積手段に蓄積された前記送信データを高速送信に適した送信順序に入れ替える高速通信時送信手段と、前記ネットワークの速度が低速の時に、前記送信データ蓄積手段に蓄積された送信データを低速送信に適した送信順序に入れ替える低速通信時送信手段と、前記ネットワークの速度を検出し、この検出したネットワークの速度に基づいて前記高速通信時送信手段又は前記低速通信時送信手段を選択する送信機構選択手段と、前記高速通信時送信手段又は前記低速通信時送信手段により入れ替えられた前記送信データを前記ネットワークを介して送信先プロセッサに送信するデータ送信手段と、を備えたことを特徴とするプロセッサ間データ通信装置。

【請求項 2】 前記高速通信時送信手段は、前記送信データの送信先プロセッサ名を格納するプロセッサ名格納手段と、前記送信先プロセッサに連続して送信する前記送信データの個数をカウントする連続データカウント手段と、前記送信元プロセッサにより送信された新規送信データの送信先プロセッサ名と前記プロセッサ名格納手段に格納された送信先プロセッサ名とが同一で、且つ、前記連続データカウント手段によりカウントされた前記送信データの個数が予め設定された閾値より多い時に、前記新規送信データを退避する第 1 の送信順序入替手段と前記第 1 の送信順序入替手段により退避された前記新規送信データを蓄積するデータ退避手段と、を備えたことを特徴とする請求項 1 記載のプロセッサ間データ通信装置。

【請求項 3】 前記第 1 の送信順序入替手段は、前記データ退避手段に前記新規送信データが満杯に蓄積された時には、前記送信データ蓄積手段に蓄積された前記送信データと前記データ退避手段に蓄積された前記新規送信データとを前記送信先プロセッサに送信する指示をし、前記データ送信手段は、前記第 1 の送信順序入替手段による指示に基づいて前記送信データと前記新規送信データとを前記ネットワークを介して前記送信先プロセッサに送信することを特徴とする請求項 2 記載のプロセッサ間データ通信装置。

【請求項 4】 前記第 1 の送信順序入替手段は、前記送信データ蓄積手段に蓄積された新規送信データの送信先プロセッサ名と前記プロセッサ名格納手段に格納された送信先プロセッサ名とが異なる時には、前記データ退避手段に蓄積された前記新規送信データを前記送信データ蓄積手段に前記閾値の分だけ送信することを特徴とする請求項 2 記載のプロセッサ間データ通信装置。

【請求項 5】 前記低速通信時送信手段は、前記送信デ

ータ蓄積手段に蓄積された前記送信データを前記送信先プロセッサ毎に連続するように並び替える第 2 の送信順序入替手段を備え、

前記データ送信手段は、前記第 2 の送信順序入替手段により並び替えられた前記送信情報を前記ネットワークを介して前記送信先プロセッサに送信することを特徴とする請求項 1 記載のプロセッサ間データ通信装置。

【請求項 6】 前記送信元プロセッサにより送信された前記送信データを前記送信先プロセッサ毎に振り分けるデータ振分手段を備え、

前記送信データ蓄積手段は、前記データ振分手段により振り分けられた前記送信先プロセッサ毎の前記送信データをそれぞれ蓄積する複数の蓄積領域を備えたことを特徴とする請求項 1 記載のプロセッサ間データ通信装置。

【請求項 7】 前記第 1 の送信順序入替手段は、前記複数の蓄積領域の中から任意の数の送信データをそれぞれ選択し、この選択した前記送信データを前記データ送信手段に送信し、

前記データ送信手段は、前記第 1 の送信順序入替手段により送信された前記送信データを前記ネットワークを介して前記送信先プロセッサに送信することを特徴とする請求項 6 記載のプロセッサ間データ通信装置。

【請求項 8】 前記第 2 の送信順序入替手段は、前記複数の蓄積領域のそれぞれに蓄積された前記送信データが予め設定された閾値以上の時には、この閾値以上の送信データが蓄積されている蓄積領域の全ての送信データを前記データ送信手段に送信し、

前記データ送信手段は、前記第 2 の送信順序入替手段により送信された前記送信データを前記ネットワークを介して前記送信先プロセッサに送信することを特徴とする請求項 6 記載のプロセッサ間データ通信装置。

【請求項 9】 前記送信元プロセッサは、前記送信先プロセッサ毎の前記送信データをそれぞれ蓄積する第 2 の複数の蓄積領域を備え、

前記第 1 の送信順序入替手段は、前記第 2 の複数の蓄積領域の中から任意の数の送信データをそれぞれ選択し、この選択した前記送信データを前記送信データ蓄積手段に送信することを特徴とする請求項 1 記載のプロセッサ間データ通信装置。

【請求項 10】 前記第 2 の送信順序入替手段は、前記送信元プロセッサと前記送信先プロセッサとの接続状況に基づいて前記第 2 の複数の蓄積領域の参照順を決定し、この参照順に従って同一送信先プロセッサ毎に送信する前記送信データを前記送信データ蓄積手段に送信することを特徴とする請求項 9 記載のプロセッサ間データ通信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、プロセッサ間でデータの通信を行うデータ通信装置に関するものである。

【0002】

【従来の技術】例えば、特開昭63-298471号公報に記載の従来のプロセッサ間データ転送装置では、プロセッサ間データ転送装置内にプロセッサのタスクごとに使用することが可能なデータ転送用メモリを設け、データ転送に使用中の記憶領域以外はプロセッサ間のデータ転送中であっても自由にプロセッサからアクセスすることが可能なデータ転送装置について述べている。

【0003】この従来のプロセッサ間データ転送装置では、タスクAがデータを送信してその応答を待つ間にタスクBが起動され、タスクBはタスクAとは異なる記憶領域にアクセスすることができることにより、マルチタスク処理における処理効率を向上させることができる。

【0004】

【発明が解決しようとする課題】従来のプロセッサ間データ転送装置では、データの送信先について調査を行わずにデータ送信をするため、例えば、タスクA、タスクB、タスクCが同一タスクへの通信であり、タスクDが異なるタスクへの通信であった場合、タスクA、タスクB、タスクCが連続してメッセージを送信することになり、ネットワークの送信速度およびプロセッサの処理速度が速い場合には、受信バッファのオーバーフローが生じるという課題があった。

【0005】また、例えば、タスクA、タスクB、タスクCが同一タスクへの通信であり、タスクDが異なるタスクへの通信である場合、本装置を使用した送信手法ではタスクDへの通信順序が廻ってこないため、ネットワークの転送速度が遅い場合にはタスクDが送信するデータを受信してから、次のデータを受信するまでの計算機の待機時間は非常に長くなり、タスクDの処理能力が低下するという課題があった。

【0006】この本発明は、上記のような課題を解決するためになされたもので、ネットワークの速度に適したデータ送信を行うことを目的とする。即ち、ネットワークの速度が遅い場合には同一宛先へのデータをまとめることにより、あるデータを受け取ってから次のデータを受け取るまでの受信側プロセッサの待機時間を短くすること、また、ネットワークの速度が高速な場合には、データを同一計算機へ連続して送信させないことにより、受信側計算機の受信バッファをオーバーフローさせないことを目的とする。

【0007】

【課題を解決するための手段】第1の発明は、送信元プロセッサにより送信された送信データを蓄積する送信データ蓄積手段と、前記送信データを送信するネットワークの速度が高速の時に、前記送信データ蓄積手段に蓄積された前記送信データを高速送信に適した送信順序に入れ替える高速通信時送信手段と、前記ネットワークの速度が低速の時に、前記送信データ蓄積手段に蓄積された送信データを低速送信に適した送信順序に入れ替える低

速通信時送信手段と、前記ネットワークの速度を検出し、この検出したネットワークの速度に基づいて前記高速通信時送信手段又は前記低速通信時送信手段を選択する送信機構選択手段と、前記高速通信時送信手段又は前記低速通信時送信手段により入れ替えられた前記送信データを前記ネットワークを介して送信先プロセッサに送信するデータ送信手段と、を備えたものである。

【0008】第2の発明は、前記送信データの送信先プロセッサ名を格納するプロセッサ名格納手段と、前記送信先プロセッサに連続して送信する前記送信データの個数をカウントする連続データカウント手段と、前記送信元プロセッサにより送信された新規送信データの送信先プロセッサ名と前記プロセッサ名格納手段に格納された送信先プロセッサ名とが同一で、且つ、前記連続データカウント手段によりカウントされた前記送信データの個数が予め設定された閾値より多い時に、前記新規送信データを退避する第1の送信順序入替手段と前記第1の送信順序入替手段により退避された前記新規送信データを蓄積するデータ退避手段と、を有する高速通信時送信手段を備えたものである。

【0009】第3の発明は、前記データ退避手段に前記新規送信データが満杯に蓄積された時には、前記送信データ蓄積手段に蓄積された前記送信データと前記データ退避手段に蓄積された前記新規送信データとを前記送信先プロセッサに送信する指示をする第1の送信順序入替手段と、前記第1の送信順序入替手段による指示に基づいて前記送信データと前記新規送信データとを前記ネットワークを介して前記送信先プロセッサに送信するデータ送信手段と、を備えたものである。

【0010】第4の発明は、前記送信データ蓄積手段に蓄積された新規送信データの送信先プロセッサ名と前記プロセッサ名格納手段に格納された送信先プロセッサ名とが異なる時には、前記データ退避手段に蓄積された前記新規送信データを前記送信データ蓄積手段に前記閾値の分だけ送信する第1の送信順序入替手段を備えたものである。

【0011】第5の発明は、前記送信データ蓄積手段に蓄積された前記送信データを前記送信先プロセッサ毎に連続するように並び替える第2の送信順序入替手段を有する低速通信時送信手段と、前記第2の送信順序入替手段により並び替えられた前記送信情報を前記ネットワークを介して前記送信先プロセッサに送信するデータ送信手段と、を備えたものである。

【0012】第6の発明は、前記送信元プロセッサにより送信された前記送信データを前記送信先プロセッサ毎に振り分けるデータ振分手段を備え、前記送信データ蓄積手段は、前記データ振分手段により振り分けられた前記送信先プロセッサ毎の前記送信データをそれぞれ蓄積する複数の蓄積領域を備えたものである。

【0013】第7の発明は、前記複数の蓄積領域の中か

ら任意の数の送信データをそれぞれ選択し、この選択した前記送信データを前記データ送信手段に送信する第1の送信順序入替手段と、前記第1の送信順序入替手段により送信された前記送信データを前記ネットワークを介して前記送信先プロセッサに送信するデータ送信手段と、を備えたものである。

【0014】第8の発明は、前記複数の蓄積領域のそれぞれに蓄積された前記送信データが予め設定された閾値以上の時には、この閾値以上の送信データが蓄積されている蓄積領域の全ての送信データを前記データ送信手段に送信する第2の送信順序入替手段と、前記第2の送信順序入替手段により送信された前記送信データを前記ネットワークを介して前記送信先プロセッサに送信するデータ送信手段と、を備えたものである。

【0015】第9の発明は、前記送信先プロセッサ毎の前記送信データをそれぞれ蓄積する第2の複数の蓄積領域を有する送信元プロセッサと、前記第2の複数の蓄積領域の中から任意の数の送信データをそれぞれ選択し、この選択した前記送信データを前記送信データ蓄積手段に送信する第1の送信順序入替手段と、を備えたものである。

【0016】第10の発明は、前記送信元プロセッサと前記送信先プロセッサとの接続状況に基づいて前記第2の複数の蓄積領域の参照順を決定し、この参照順に従って同一送信先プロセッサ毎に送信する前記送信データを前記送信データ蓄積手段に送信する第2の送信順序入替手段を備えたものである。

【0017】

【発明の実施の形態】実施の形態1. 以下、実施の形態1を図を参照して説明する。図1は、実施の形態1の通信装置の構成図である。本実施の形態における通信装置1aは、プロセッサ7aに接続され、送信機構選択部2、高速通信時送信機構（高速ネットワーク通信機構）3、低速通信時送信機構（低速ネットワーク通信機構）4、送信バッファ5、データ送信部6で構成される。

【0018】ここで、送信機構選択部2は、ネットワークの速度を検出し、高速なネットワークであれば高速通信時送信機構3を選択し、低速なネットワークであれば低速通信時送信機構4を選択する役割を持つ送信機構選択手段である。また、高速通信時送信機構3は、ネットワークが高速な場合に送信機構選択部2によって選択され、データの送信順序を入れ替える役割を持つ高速通信時送信手段である。さらに、低速通信時送信機構4は、ネットワークが低速な場合に送信機構選択部2によって選択され、データの送信順序を入れ替える役割を持つ低速通信時送信手段である。

【0019】また、送信バッファ5は、プロセッサ7aより送られてきた、他のプロセッサ7bへの送信データを一時的に蓄積する役割を持つ送信データ蓄積手段である。さらに、データ送信部6は、送信バッファ5にある

データをネットワークを経由して受信側のプロセッサ7bに向けて送信する役割を持つデータ送信手段である。

【0020】上記のような構成要素を有する通信装置によれば、送信機構選択部2がネットワークの速度を検出し、この検出したネットワークの速度に基づいて、プロセッサ7aから通信装置1aの送信バッファ5に送られたデータを、高速通信時送信機構3又は低速通信時送信機構4でそれぞれのネットワーク速度に適したデータの送信順序となるようにデータ入れ替えを行い、他のプロセッサ7bに送ることにより、ネットワークが高速な場合と低速な場合で適切な送信方法を選択できる、ネットワークに適したデータ送信を行うことができる。

【0021】実施の形態2. 以下、実施の形態2を図を参照して説明する。実施の形態2の通信装置の構成は、図1と同一である。図2は、実施の形態2の高速通信時送信機構3を中心にした通信装置の一部構成図であり、図1と同一符号は同一又は相当部分を示し説明を省略する。本実施の形態における高速通信時通信機構3は、プロセッサ名格納レジスタ8、送信順序入替部9、連続データカウントレジスタ10、およびデータ退避バッファ11を備える。

【0022】ここで、プロセッサ名格納レジスタ8は、送信バッファ5に格納された最新データの宛先、即ち送信バッファ5に格納された最新データの送信先であるプロセッサ名を格納するデータ領域であるところのプロセッサ名格納手段である。また、送信順序入替部9は、送信バッファ5を監視し、同一プロセッサに送信するデータが一定個数以上並ぶ場合には、データ退避バッファ11にデータを一時的に退避する。そして、データ退避バッファ11に格納されているデータの送信先と異なる送信先のデータが届いた場合には、データ退避バッファ11にあるデータを送信バッファ5に戻す働きを持つ送信順序入替手段である。

【0023】さらに、連続データカウントレジスタ10は、送信バッファ5に同一宛先のデータが「連続して」届く場合、連続して届いたデータの個数をカウントする役割を持つ連続データカウント手段である。また、データ退避バッファ11は、同一プロセッサへのデータが予め定められた個数以上連続した場合、他のプロセッサへのデータが届くまで一時的にデータを退避する、即ちデータを一時的に蓄積するデータ領域である。

【0024】次に、動作について説明する。図3は、実施の形態2におけるプロセッサ間通信方式のデータ送信手順を示した流れ図である。ステップS1で送信機構選択部2はネットワークの速度を検出し、高速ネットワークであればステップS2へ進む。高速ネットワークと低速ネットワークを区別する境目の値はあらかじめユーザによって与えることが考えられ、例えば、転送速度が10メガビット毎秒以下であれば低速ネットワーク、それ

れる。ステップS2で送信機構選択部2が高速通信時送信機構3を選択すると、高速通信時送信機構3は以下のステップS4～ステップS18の手順でデータを送信する。

【0025】ステップS3で、プロセッサ7aより送られてきた新規データが送信バッファ5に渡されると、送信順序入替部9は、ステップS4で、ステップS3で渡されたデータの宛先を得る。なお、本実施の形態ではデータの宛先はデータ内に記述されているとする。送信順序入替部9は、ステップS5で、ステップS4で得たデータの宛先とプロセッサ名格納レジスタ8に格納されているプロセッサ名を比べ、同じであった場合には、ステップS6で連続データカウントレジスタ10を参照し、ステップS7で、連続データカウントレジスタ10の値と閾値を比較し、連続データカウントレジスタ10の値が値が大きければステップS8へ進む。ここで使用する閾値は、バッファの大きさや通信先プロセッサの処理能力にあわせてユーザによってあらかじめ設定することが考えられる。

【0026】送信順序入替部9は、ステップS8で送信データをデータ退避バッファ11へと移動させる。ステップS9で、データ退避バッファ11がいっぱいでなければ、次のデータを待つ。また、ステップS9で、データ退避バッファ11がいっぱいになったら、送信順序入替部9は、ステップS10で、まず送信バッファ5のデータをデータ送信先の他のプロセッサの通信装置(図1におけるプロセッサ7bの通信装置1b又はプロセッサ7cの通信装置1c)に送信することをデータ送信部6に指示し、次に、ステップS11でデータ退避バッファ11のデータをデータ送信先の他のプロセッサの通信装置(図1におけるプロセッサ7bの通信装置1b又はプロセッサ7cの通信装置1c)に送信することをデータ送信部6に指示をする。

【0027】この指示を受けた、データ送信部6は、この後、それぞれのデータをデータ送信先の他のプロセッサの通信装置に送信する。そして、ステップS12で連続データカウントレジスタ9の値をリセットし、ステップS13でプロセッサ名格納レジスタ7の内容をクリアする。

【0028】送信順序入替部9は、ステップS5で、ステップS4で得たデータの宛先とプロセッサ名格納レジスタ8に格納されているプロセッサ名が異なる場合には、ステップS14で、データ退避バッファ11を参照し、データ退避バッファ11にデータがあれば、ステップS15でデータ退避バッファ11のデータを、あらかじめ閾値として設定された分だけ送信バッファ5に移動させる。そして、ステップS16で連続データカウントレジスタ9に格納されている値から閾値の値を引き、引いた値を再度連続データカウントレジスタに格納する。

【0029】一方、送信順序入替部9は、ステップS1

4で、データ退避バッファにデータがなければ、ステップS17で送信データの宛先をプロセッサ名格納レジスタ8に格納する。そして、ステップS18で連続データカウントレジスタの値を1にする。

【0030】ステップS7で、連続データカウントレジスタ10の値が閾値を越えていなければ、ステップS19に進み、連続データカウントレジスタ10の値を1加える。

【0031】また、ステップS1でネットワークの速度を調べた結果、低速ネットワークであった場合には、ステップS20で、例えば、従来の通り送信バッファ5に格納された順でデータを送信することが考えられる。

【0032】図4、図5、図6は、本実施の形態におけるプロセッサ間通信方式の動作手順の一例を示した概念図である。送信バッファ5に「プロセッサ2」へのデータが100個格納されており、閾値を100に設定しているとする。この場合、図4中の連続データカウントレジスタ10には「100」、プロセッサ名格納レジスタ8には「プロセッサ2」が格納されている。この状態の後、さらに「プロセッサ2」への101個目のデータ

(図5中データB)が届いたとする。この場合、送信順序入替部9がデータBをデータ退避バッファ11に移動させる。その場合の状態を示したものが図5である。

【0033】図5の状態のあと、「プロセッサ2」へのデータが引き続き60個届いたとする。連続データカウントレジスタ10の値は160となっている。そして、その後に「プロセッサ3」へのデータ(図6中データC)が届いたとする。このとき、データ退避バッファ11にあったデータを送信バッファ5に戻し、連続データカウントレジスタ10の値を100マイナスして60にする。この状態を示したのが図6である。

【0034】以上のように本実施の形態によれば、同一プロセッサへのデータが連続する場合、これらの連続データを一時的に退避し、異なるプロセッサへのデータが来るのを待つ。異なるプロセッサへのデータが来た場合、そのデータの後に退避したデータを送信バッファに戻すことにより、同一プロセッサに送信するデータの連続送信を緩和することができる。これにより、受信側計算機であるデータ受信プロセッサの受信処理に余裕が生まれ、データ受信プロセッサの受信バッファのオーバーフローを抑止することができる。

【0035】実施の形態3. 以下、実施の形態3を図を参照して説明する。実施の形態3の通信装置の構成は、図1と同一である。図7は、実施の形態3の低速通信時送信機構4を中心にした通信装置の一部構成図であり、低速通信時送信機構4は送信順序入替手段である送信順序入替部12を持つ。送信順序入替部12は、送信バッファ5にあるデータが送信先ごとに連続するようにデータの並べ替えを行なう役割を持つ。

【0036】図8は、実施の形態3におけるプロセッサ

間通信方式のデータ送信手順を示した流れ図である。送信機構選択部 2 は、ステップ S 21 でネットワークの速度を検出し、ネットワークの速度が低速であった場合にはステップ S 22 へ進み、送信機構選択部 2 は低速通信時送信機構 4 を選択する。以下、低速通信時送信機構 4 はステップ S 23 からステップ S 26 の順序でデータを送信する。ステップ S 23 でデータ到着を待ち、送信バッファにデータが届くと、ステップ S 24 で、データが届くたびに送信先プロセッサごとにデータを並びかえる。

【0037】ここで、ソートの方法は、送信バッファの先頭に近い送信先プロセッサへのデータを優先して並び替える。ソートの方法は、例えばクイックソートなど、従来の方法で行なうことが考えられる。ステップ S 25 で、送信データが送信バッファ 5 の容量まで蓄積されたらステップ S 26 でデータを送信する。

【0038】ステップ 21 で、送信機構選択部 2 がネットワークの速度を検出した結果、ネットワークの速度が高速であった場合には、ステップ S 27 へ進み、例えば実施の形態 1 における高速通信時送信機構 3 の通信方式によってデータ送信する方法が考えられる。

【0039】図 9、図 10 は、本実施の形態におけるプロセッサ間通信方式の動作手順の一例を示した概念図である。図 9 では、送信バッファ 5 に「プロセッサ 2」へのデータが蓄積された後、「プロセッサ 2」へのデータが 2 つ続いて届き、その後、再び「プロセッサ 1」（図 9 中 D）へのデータが届いた例を示している。この場合、送信順序入替部 12 は D を A の次に移動させ、B、C を 1 つずつ後ろへずらす操作を行なう。これにより、プロセッサ 1 へのデータは連続して送信することができる。

【0040】本実施の形態では、データが届くたびに送信先プロセッサごとにデータが連続するようにデータを並び替える例を示したが、その他、送信バッファのデータが送信バッファの容量まで蓄積されてから行なうなど、ある量まで送信バッファにデータが蓄積されたあとにデータの並び替えを行うという方法も考えられる。

【0041】以上のように本実施の形態によれば、同一プロセッサへのデータが分散して送信バッファに存在する場合、同一プロセッサのデータをまとめて送信できるようにデータを並び替える。送信バッファの先頭に近い送信先プロセッサへのデータを優先して並び替えることにより、送信バッファの先頭に近いデータを受信するプロセッサの、全データの受信に要する待ち時間を短縮することが可能となる。また、受信データが連続して届くので、受信プロセッサはデータの受信処理をまとめて行なうことができ、受信処理の効率を上げることが可能となる。

【0042】実施の形態 4. 以下、実施の形態 4 を図を参照して説明する。図 11 は、実施の形態 4 の通信装置の構成図である。本実施の形態における通信装置 1 は、送信機構選択部 2、高速通信時送信機構 3、低速通信時

送信機構 4、データの送信先別に送信バッファ 5（5 a、…5 n）を複数個持ち、宛先ごとにデータを振り分ける役割を持つデータ振分手段であるデータ振分部 13 を持つ。

【0043】上記のような構成要素を有する通信装置によれば、通信装置がデータの送信先別に複数の送信バッファを使用し、データ振分部が送信データを宛先別に設定された複数の送信バッファに振り分ける機構をもつことにより、実施の形態 2 や実施の形態 3 のように送信データの並び替えを行なうことなくプロセッサのデータを送信できるので、データを受信するプロセッサの、全データの受信に要する待ち時間を短縮することが可能となる。また、受信データが連続して届くので、受信プロセッサはデータの受信処理をまとめて行なうことができ、受信処理の効率を上げることが可能となる。

【0044】実施の形態 5. 以下、実施の形態 5 を図を参照して説明する。実施の形態 5 の通信装置の構成は、図 11 と同一である。図 12 は、実施の形態 5 の高速通信時送信機構 3 を中心にした通信装置の一部構成図であり、高速通信時送信機構 3 は送信順序入替部 9 を持つ。送信順序入替部 9 は、複数個ある送信バッファ 5 a ～ 5 n を巡回して参照し、各送信バッファ 5 a ～ 5 n にあるデータをデータ送信部 6 に渡す役割を持つ。

【0045】図 13 は、実施の形態 5 におけるプロセッサ間通信方式のデータ送信手順を示した流れ図である。送信順序入替部 9 は、ステップ S 31 で送信バッファ 5 中の任意の 1 つの送信バッファである送信バッファ K を参照し、この送信バッファ K 中にデータが存在するかどうかを調べる。データが存在した場合には、例えば 1 つのデータのみ選択し、データ送信部 6 に渡す。ここでは一例として 1 つのデータのみデータ送信部 6 に渡すが、一度に渡すデータの量はあらかじめユーザによって決めておくという方法がある。データ送信部 6 はそのデータを受信すると、ネットワークを経由して送信先のプロセッサ 7 b 又はプロセッサ 7 c にデータを送信する。N 個の送信バッファを全て参照し終えたら、またステップ S 31 からステップ S 35 の操作を繰り返す。

【0046】図 14、図 15 は本実施の形態におけるプロセッサ間通信方式の動作手順の一例を示した概念図である。本実施の形態では、簡略化するため、通信装置 1 は 3 つの送信バッファ（5 a、5 b、5 c）を持つものとする。送信バッファ 5 a にはデータ A、データ D が、送信バッファ 5 b にはデータ B、データ E、データ G が、送信バッファ 5 c にはデータ C、データ F、データ H が格納されているとする。この状態を示したものが図 14 である。

【0047】この場合、データ送信部 6 は、各バッファを巡回して、まず送信バッファ 5 a 上のデータ A を送信、その後、送信バッファ 5 b 上のデータ B、送信バッファ 5 c 上のデータ C、送信バッファ 5 a 上のデータ D、

の順で各バッファを巡回し、データを1つずつ送信する。この状態を示したのが図15である。このように、バッファを巡回してデータを送信することにより、同じプロセッサにデータを連続して送信することはない。

【0048】以上のように本実施の形態によれば、複数個ある送信バッファに宛先ごとにデータが仕分けされており、送信順序入替部9は複数個ある送信バッファを巡回参照し、データがあればそれを例えば1データのみ送信する。このように、送信バッファを巡回して参照し、データを小さい単位で送信することにより、特定のプロセッサに連続してデータを送信することがなくなり、高速送信時においても受信側計算機の受信処理に余裕が生まれ、受信バッファのオーバーフローを抑止することができる。また、実施の形態2のように送信データを退避バッファに移動させる必要がないため、送信に要する手間を省くことが可能となる。

【0049】実施の形態6. 以下、実施の形態6を図を参照して説明する。実施の形態56通信装置の構成は、図11と同一である。図16は、実施の形態6の低速通信時送信機構4を中心にした通信装置の一部構成図であり、低速通信時送信機構4は送信順序入替部12を持つ。送信順序入替部12の役割は、実施の形態5における送信順序入替部9と同一である。

【0050】図17は、実施の形態6におけるプロセッサ間通信方式のデータ送信手順を示した流れ図である。送信順序入替部12は、ステップS41で送信バッファKを参照し、データがある閾値以上存在するかどうかを調べる。ここで使用する閾値は、送信先プロセッサの処理能力などによってユーザがあらかじめ設定することが考えら得る。データがある閾値以上存在した場合には、ステップS42で送信バッファKの全データをデータ送信部6に渡す。データ送信部6はそのデータを受信すると、ネットワークを経由して送信先プロセッサ7bにデータを送信する。N個の送信バッファ5を全て参照し終えたら、また同じ操作を繰り返す。

【0051】図18、図19は本実施の形態におけるプロセッサ間通信方式の動作手順の一例を示した概念図である。本実施の形態では、簡略化するため、通信装置1は3つの送信バッファ(5a、5b、5c)を持つものとする。送信バッファ5aにはデータA、データDが、送信バッファ5bにはデータB、データE、データGが、送信バッファ5cにはデータC、データF、データHが格納されているとする。この状態を示したものが図18である。

【0052】また、データ送信時に用いる閾値は3であるとする。この場合、データ送信部6は、各バッファを巡回して、送信バッファ5a上のデータは2つしかないので送信せず、送信バッファ5bを参照する。送信バッファ5bにはデータが3つあり、閾値と値が等しいのでデータ送信可能であり、送信バッファ5bにあるデータ

B、データE、データGをデータ送信部6に送信する。その後送信バッファ5cを参照し、同様にデータ送信可能であるため送信バッファ5c上のデータC、G、Hを送信する。この状態を示したものが図19である。

【0053】以上のように本実施の形態によれば、複数個ある送信バッファに、宛先ごとにデータが分けられており、送信順序入替部12は複数個ある送信バッファを巡回参照し、データがある一定量以上あればそれのあるすべてを送信する。このように、送信バッファを巡回して参照し、データをまとめて送信することにより、低速送信時において受信側プロセッサがまとめてデータ受信を行うことができ、受信処理の効率化を実現することができる。また、実施の形態3のように送信データを退避バッファに移動させる必要がないため、送信に要する手間を省くことが可能となる。

【0054】実施の形態7. 以下、実施の形態7を図を参照して説明する。実施の形態7の通信装置の構成は、図1と同一である。図20は、実施の形態7の高速通信時送信機構3を中心にした通信装置の一部構成図であり、高速通信時通信機構3は送信順序入替部9を持つ。送信順序入替部9は、アプリケーションが使用する、プロセッサ上のメモリ領域にあるプロセッサ上送信バッファ14(14a~14n)を巡回し、データを送信バッファ5に渡す役割を持つ。ここで、プロセッサ上送信バッファ14(14a~14n)には、それぞれ、送信先プロセッサ毎に振り分けられた送信データがそれぞれ蓄積されている。

【0055】図21は、実施の形態7におけるプロセッサ間通信方式のデータ送信手順を示した流れ図である。

【0056】ステップS51で、送信順序入替部9は、各コネクシオンの通信相手を調べて、プロセッサ上の送信バッファの参照順序を決める。バッファの参照順序は、同一通信相手のバッファを連続して参照するようにする。例えば、プロセッサ7aがプロセッサ7bとの通信コネクシオンを2つ、プロセッサ7cとの通信コネクシオンを1つ持つ場合には、コネクシオン数の多いプロセッサ7bへのデータを優先して送信するため、プロセッサ7bに送るデータを格納したバッファを先に参照し、プロセッサ7cに送信するデータが格納されたバッファはその後に参照する。

【0057】送信順序入替部9は、ステップS52で、ステップS51で決定した順序をもとにKの値を選択し、コネクシオンKのバッファにデータがあるかどうかを調べ、データがあれば、ステップS53で、コネクシオンKのバッファ上にあるデータを1つだけ通信装置1a上の送信バッファ5に送信する。そして、ステップS54で、通信装置1a上の送信バッファ5が満杯であったら、データ送信部6はステップS55で、送信バッファ5にあるデータをネットワークを経由して送信先プロセッサに送信する。すべてのコネクシオンについてステ

13

ップ S 5 2 ～ステップ S 5 5 の操作を繰り返す。

【0058】即ち、送信順序入替部 9 は、送信バッファ 5 にあるデータをデータ送信先の他のプロセッサの通信装置に送信することをデータ送信部 6 に指示をし、この指示を受けたデータ送信部 6 は、それぞれのデータをデータ送信先の他のプロセッサの通信装置に送信する。なお、本実施の形態では、コネクション K のバッファ上にあるデータを 1 つだけ通信装置上の送信バッファに送信する場合を例に説明するが、送信するデータの量はあらかじめユーザによって決めておくという方法がある。

【0059】図 22、図 23 は本実施の形態におけるプロセッサ間通信方式の動作手順の一例を示した概念図である。簡略化のため、プロセッサ上のメモリには 3 つの送信バッファ 14 a、14 b、14 c があるとする。バッファ 14 a、14 b は同一プロセッサに送信するためのバッファ、14 c は異なるプロセッサに送信するためのバッファとする。プロセッサ上の送信バッファ 14 a にはデータ A、データ D が格納され、送信バッファ 14 b にはデータ B、データ E、データ G が格納され、送信バッファ 14 c にはデータ C、データ F、データ H が格納されている。この状態を示したものが図 22 である。

【0060】ここで、送信順序入替部 9 は、各プロセッサ上のバッファを 14 a、14 b、14 c の順で巡回して参照し、各バッファにあるデータを 1 つずつ通信装置 1 a 上の送信バッファ 5 に移動させる。この場合、データ A、データ B、データ C、データ D、データ E、データ F、データ G の順でデータを移動させる。この状態を示したものが図 23 である。

【0061】以上のように本実施の形態によれば、通信装置上の送信バッファにデータを渡す際に、あらかじめ同一プロセッサへのデータを連続させるようにコネクションの相手を調べ、コネクション単位の送信バッファの参照順序を決めてから各コネクションのバッファを巡回させている。これにより、送信バッファが 1 つしかない構成においても送信装置上でデータの並び替えを行なう必要がなく、送信時の手間を少なくすることができる効果を持つ。

【0062】実施の形態 8。以下、実施の形態 8 を図を参照して説明する。実施の形態 8 の通信装置の構成は、図 1 と同一である。図 24 は、実施の形態 8 の低速通信時送信機構 4 を中心にした通信装置の一部構成図であり、低速通信時送信機構 4 は送信順序入替部 12 を持つ。送信順序入替部 12 は、アプリケーションが各コネクションごとに持つ送信バッファを巡回し、データを送信バッファに渡す役割を持つ。ここで、各コネクションとは、送信データを送信するプロセッサと送信データの送信先である複数のプロセッサとがネットワークを介して接続されることを示すものである。また、アプリケーションが各コネクションごとに持つ送信バッファは、送信データを送信するプロセッサが持つものである。

14

【0063】図 25 は、実施の形態 8 におけるプロセッサ間通信方式のデータ送信手順を示した流れ図である。送信順序入替部 12 は、ステップ S 61 で、各コネクションの通信相手を調べて、プロセッサ上の送信バッファの参照順序を決める。バッファの参照順序は、同一通信相手のバッファを連続して参照するようにする。例えば、コネクション A がプロセッサ 7 b との通信コネクション、コネクション B がプロセッサ 7 c との通信コネクション、コネクション C がプロセッサ 7 b との通信コネクションであった場合には、コネクション A の送信バッファ、コネクション C の送信バッファ、コネクション B の送信バッファという順序で参照する。

【0064】送信順序入替部 12 は、ステップ S 62 で、コネクション K のバッファにデータがある値以上存在するかどうかを調べ、データがあれば、ステップ S 63 でコネクション K のバッファ上にあるデータをすべて通信装置上の送信バッファ 5 に送信する。ステップ S 64 で、ステップ S 63 でデータ送信後、通信装置 1 a 上の送信バッファ 5 上のデータが満杯であったら、データ送信部 6 はステップ S 65 でデータ送信部 6 がネットワークを経由してデータを送信先プロセッサに向けてデータを送信する。ステップ S 62 ～ステップ S 66 の操作をすべてのコネクションのバッファについて繰り返す。

【0065】即ち、送信順序入替部 9 は、送信バッファ 5 にあるデータが満杯の時には、データ送信先の他のプロセッサの通信装置にこのデータを送信することをデータ送信部 6 に指示をし、この指示を受けたデータ送信部 6 は、それぞれのデータをデータ送信先の他のプロセッサの通信装置に送信する。

【0066】図 26、図 27 は本実施の形態におけるプロセッサ間通信方式の動作手順の一例を示した概念図である。簡略化のため、プロセッサ上のメモリには 3 つの送信バッファ 14 a、14 b、14 c があるとする。プロセッサ上の送信バッファ 14 a にはデータ A、データ D が格納され、送信バッファ 14 b にはデータ B、データ E、データ G が格納され、送信バッファ 14 c にはデータ C、データ F、データ H が格納されている。この状態を示したものが図 26 である。

【0067】ここで、例えば、送信バッファ 14 a に蓄積された各データは通信コネクションされたプロセッサ 7 b に送信されるもので、送信バッファ 14 b に蓄積された各データは通信コネクションされたプロセッサ 7 c に送信されるもので、送信バッファ 14 c に蓄積された各データは通信コネクションされたプロセッサ 7 b に送信される場合を考える。このような状況では、送信順序入替部 12 は、各コネクションの通信相手を調べ、この情報に基づいて、まず、送信バッファ 14 a、送信バッファ 14 c の順にそれぞれのバッファを参照し、それぞれに蓄積されている各送信データをこれらのバッファと通信コネクションされているプロセッサ 7 b に送り、次

に、送信バッファ14bを参照し、このバッファに蓄積されている送信データを、送信バッファ14bと通信コネクッションされているプロセッサ7bに送る。

【0068】このように、送信順序入替部12はプロセッサ上の送信バッファを巡回して、プロセッサ上の送信バッファ14a、送信バッファ14c、送信バッファ14bの順でプロセッサ上の各送信バッファを参照し、各バッファにある送信データをすべて通信装置上の送信バッファ5に移動させる。上記の例の場合、まず、プロセッサ7bに送る送信バッファ14aと送信バッファ14cのそれぞれに蓄積されている各送信データを送信バッファ5に移動し、続いて、プロセッサ7cに送る送信バッファ14bに蓄積されている各送信データを送信バッファ5に移動する。即ち、データA、データD、データC、データF、データH、データB、データE、データGの順でデータを移動させる。この状態を示したものが図27である。

【0069】以上のように本実施の形態によれば、通信装置1上の送信バッファ5にデータを渡す際に、あらかじめ同一プロセッサにデータを連続させて送るように各コネクッションのバッファの参照順序を決めている。そして、決めた順序でバッファを巡回させ、データを通信装置上の送信バッファに渡す。これにより、送信バッファが1つしかない構成においてもデータの並び替えを行なう必要がなく、送信時の処理を少なくすることができる効果を持つ。

【0070】

【発明の効果】この発明は、以上説明したように構成されているので、以下に示すような効果を奏する。

【0071】第1の発明では、送信先プロセッサにより送信された送信データをネットワークの速度に適した送信順序に入れ替え、この入れ替えた送信データをネットワークを介して送信先プロセッサに送信することにより、ネットワークの速度に適したデータ送信を行うことができる。

【0072】第2～第4の発明では、ネットワークの速度が高速の時に、同一プロセッサへのデータが連続して送られた場合に、これらの連続データが予め設定された個数より多い時にはデータをデータ退避手段に退避することにより、データを受信するプロセッサの受信バッファのオーバーフローを抑止することができる。

【0073】第5の発明では、ネットワークの速度が低速の時に、送信データ蓄積手段に蓄積された送信データを送信先プロセッサ毎に連続するように並び替え、この並び替えられた送信データをネットワークを介して送信先プロセッサに送信することにより、受信プロセッサはデータの受信処理をまとめて行なうことができ、受信処理の効率を上げることができる。

【0074】第6の発明では、送信元プロセッサにより送信された送信データを送信先プロセッサ毎に振り分け

ることにより、受信データに連続してデータを送ることができるので、受信プロセッサはデータの受信処理をまとめて行なうことができ、受信処理の効率を上げることができる。

【0075】第7の発明では、任意の数の送信データをそれぞれ選択し、この選択した送信データを送信先プロセッサに送信することにより、特定のプロセッサに連続してデータを送信することがなくなり、データを受信するプロセッサの受信バッファのオーバーフローを抑止することができる。

【0076】第8の発明では、送信データが予め設定された閾値以上の時には、この閾値以上の送信データが蓄積されている蓄積領域の全ての送信データをネットワークを介して送信先プロセッサに送信することにより、受信側プロセッサがまとめてデータ受信を行うことができ、受信処理の効率化を実現することができる。

【0077】第9の発明では、任意の数の送信データをそれぞれ選択し、この選択した送信データを送信データ蓄積手段に送信することにより、送信バッファが1つしかない構成においても送信装置上でデータの並び替えを行なう必要がなく、送信時の手間を少なくすることができる。

【0078】第10の発明では、送信元プロセッサと送信先プロセッサとの接続状況に基づいて同一送信先プロセッサ毎に送信する送信データを送信データ蓄積手段に送信することにより、送信バッファが1つしかない構成においてもデータの並び替えを行なう必要がなく、送信時の処理を少なくすることができる。

【図面の簡単な説明】

【図1】 実施の形態の通信装置の構成図。

【図2】 実施の形態2における高速通信時送信機構3を中心とした通信装置の一部構成図。

【図3】 実施の形態2におけるプロセッサ間通信方式のデータ送信手順を示した流れ図。

【図4】 実施の形態2におけるプロセッサ間通信方式の動作手順の一例を示した概念図。

【図5】 実施の形態2におけるプロセッサ間通信方式の動作手順の一例を示した概念図。

【図6】 実施の形態2におけるプロセッサ間通信方式の動作手順の一例を示した概念図。

【図7】 実施の形態3における低速通信時送信機構4を中心とした通信装置の一部構成図。

【図8】 実施の形態3におけるプロセッサ間通信方式のデータ送信手順を示した流れ図。

【図9】 実施の形態3におけるプロセッサ間通信方式の動作手順の一例を示した概念図。

【図10】 実施の形態3におけるプロセッサ間通信方式の動作手順の一例を示した概念図。

【図11】 実施の形態4の通信装置の構成図。

【図12】 実施の形態5における高速通信時送信機構

17

3を中心にした通信装置の一部構成図。

【図13】 実施の形態5におけるプロセッサ間通信方式のデータ送信手順を示した流れ図

【図14】 実施の形態5におけるプロセッサ間通信方式の動作手順の一例を示した概念図。

【図15】 実施の形態5におけるプロセッサ間通信方式の動作手順の一例を示した概念図。

【図16】 実施の形態6における低速通信時送信機構4を中心にした通信装置の一部構成図。

【図17】 実施の形態6におけるプロセッサ間通信方式のデータ送信手順を示した流れ図。

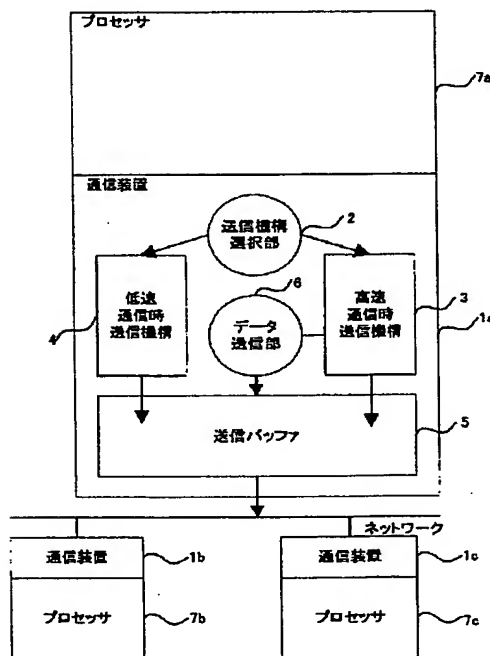
【図18】 実施の形態6におけるプロセッサ間通信方式の動作手順の一例を示した概念図。

【図19】 実施の形態6におけるプロセッサ間通信方式の動作手順の一例を示した概念図。

【図20】 実施の形態7における高速通信時送信機構3を中心にした通信装置の一部構成図。

【図21】 実施の形態7におけるプロセッサ間通信方式のデータ送信手順を示した流れ図。

【図1】



18

【図22】 実施の形態7におけるプロセッサ間通信方式の動作手順の一例を示した概念図。

【図23】 実施の形態7におけるプロセッサ間通信方式の動作手順の一例を示した概念図。

【図24】 実施の形態8における低速通信時送信機構4を中心にした通信装置の一部構成図。

【図25】 実施の形態8におけるプロセッサ間通信方式のデータ送信手順を示した流れ図。

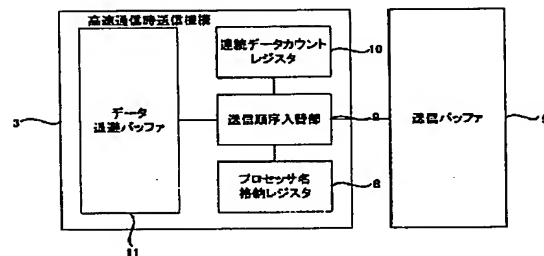
【図26】 実施の形態8におけるプロセッサ間通信方式の動作手順の一例を示した概念図。

【図27】 実施の形態8におけるプロセッサ間通信方式の動作手順の一例を示した概念図。

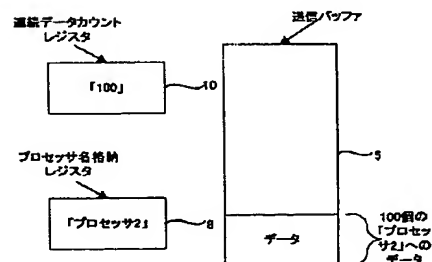
【符号の説明】

1 通信装置、2 送信機構選択部、3 高速通信時送信機構、4 低速通信時送信機構、5 送信バッファ、6 データ送信部、7 プロセッサ、8 プロセッサ名格納レジスタ、9 送信順序入替部、10 連続データカウントレジスタ、11 データ退避バッファ、12 送信順序入替部。

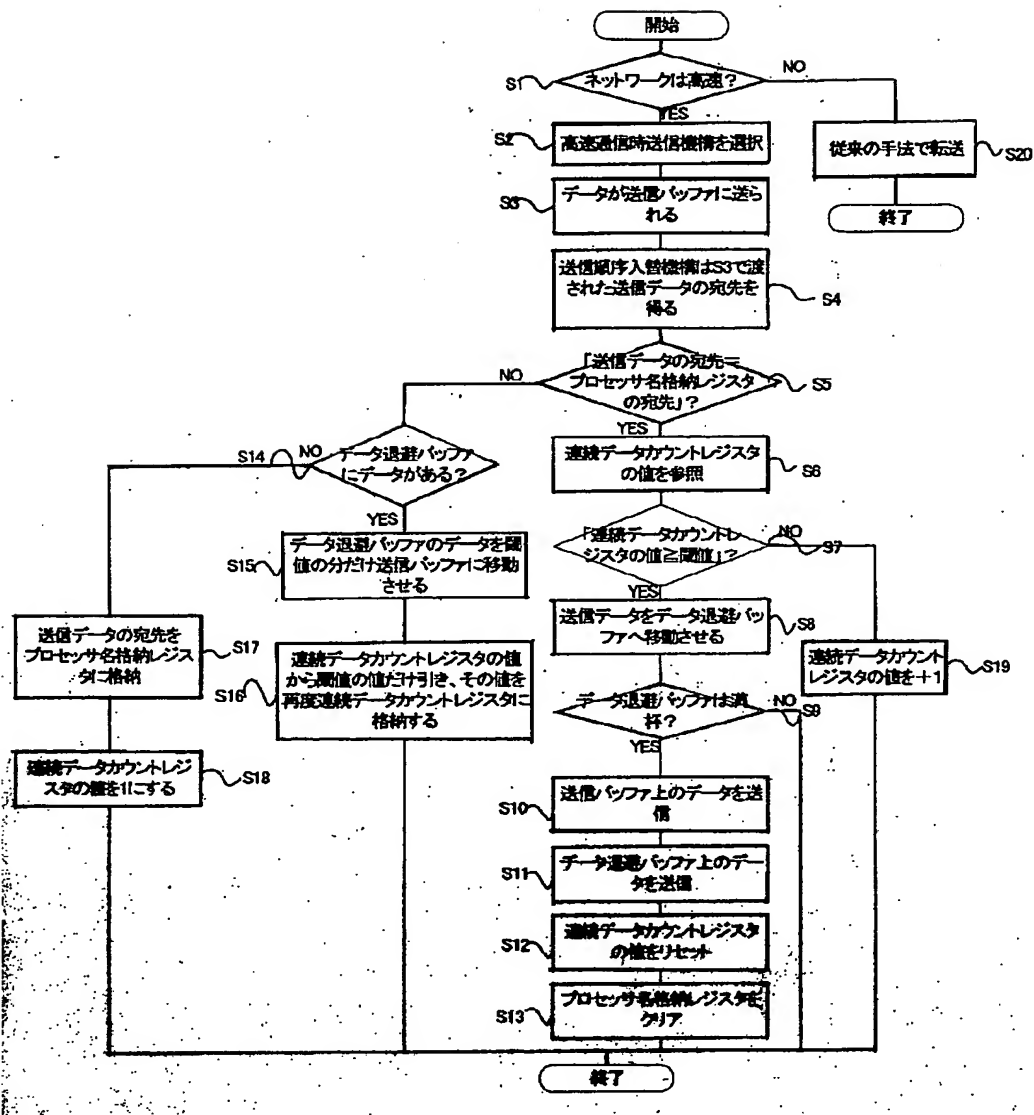
【図2】



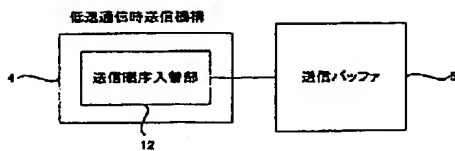
【図4】



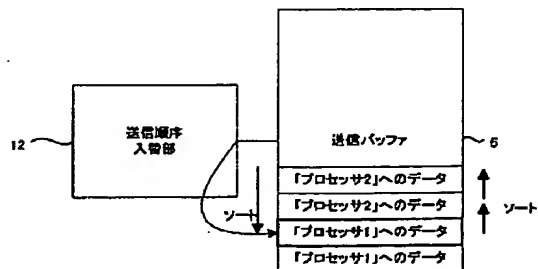
【図 3】



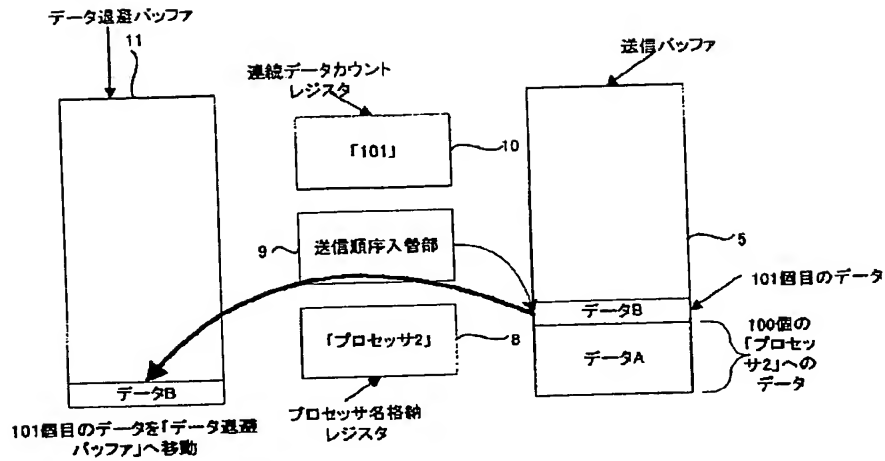
【図 7】



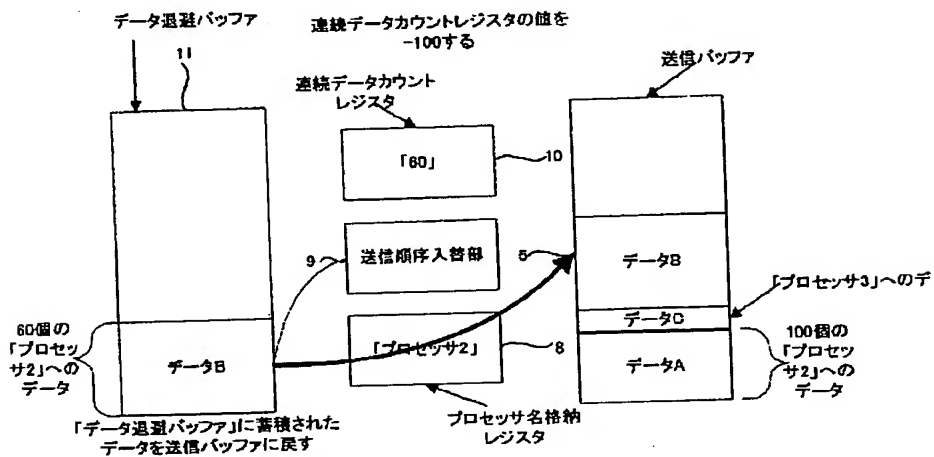
【図 10】



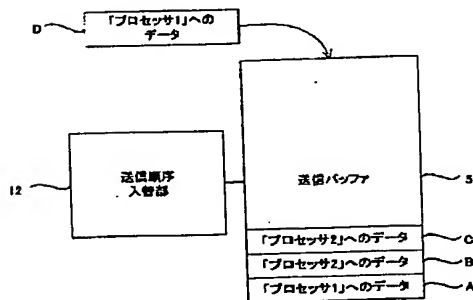
【図5】



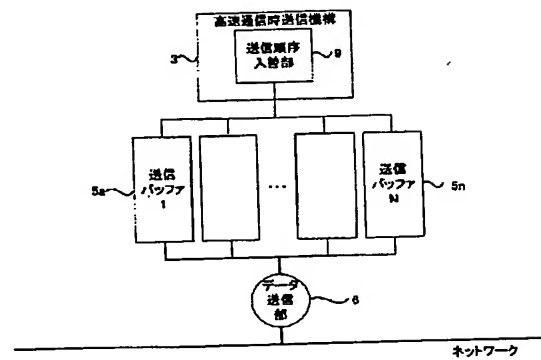
【図6】



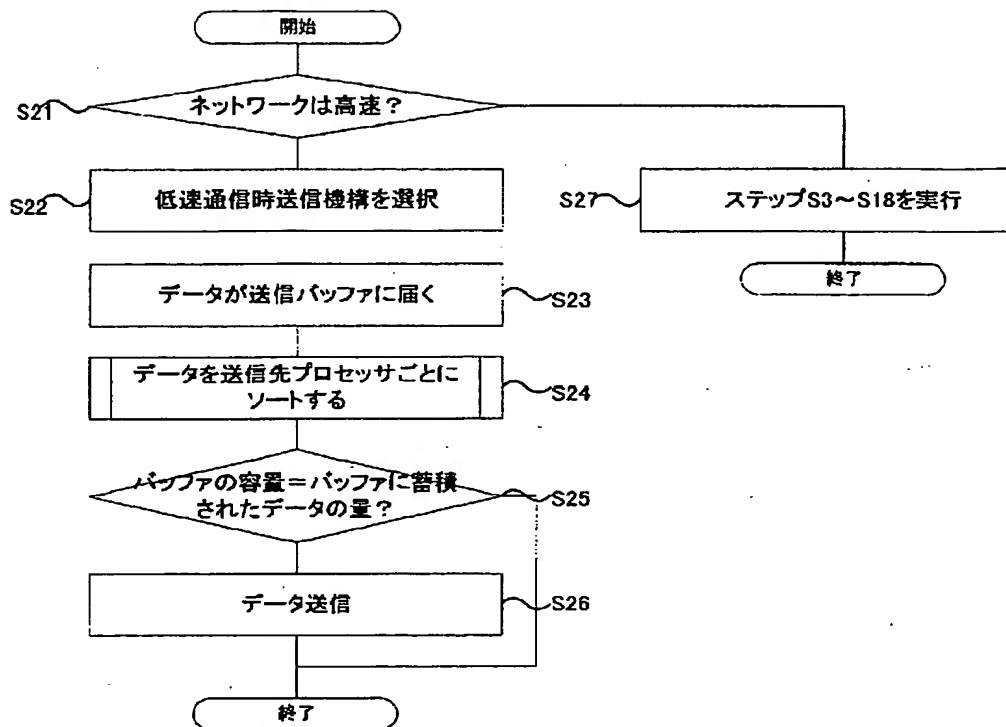
【図9】



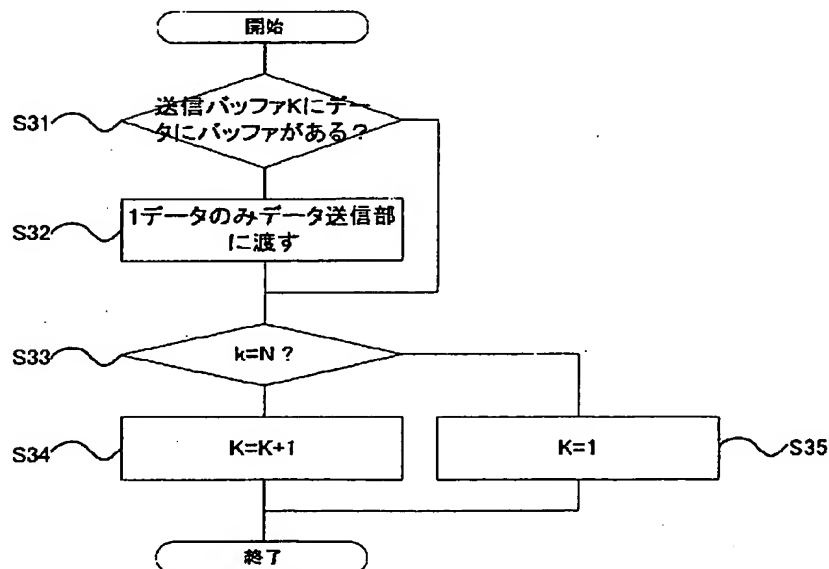
【図12】



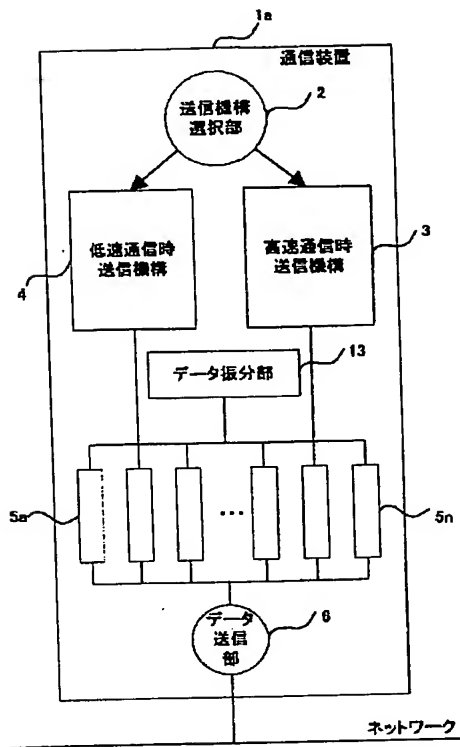
【図8】



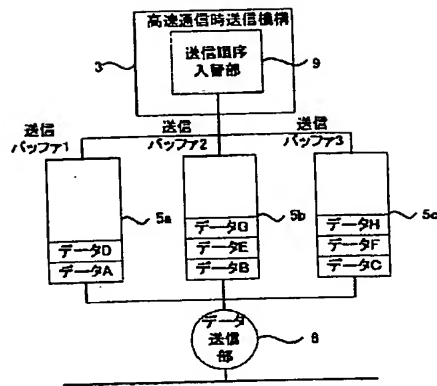
【図13】



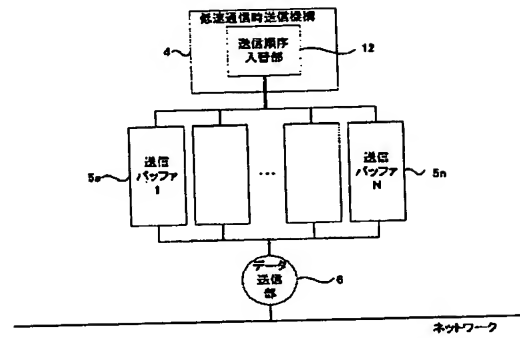
【図11】



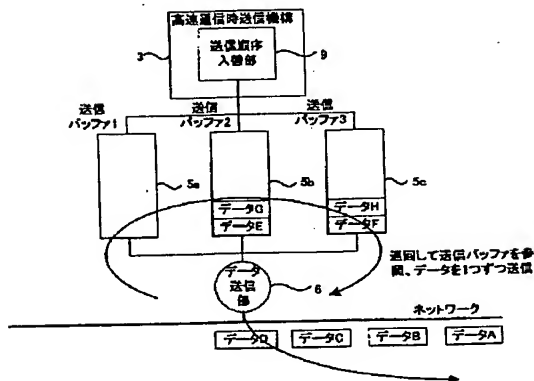
【図14】



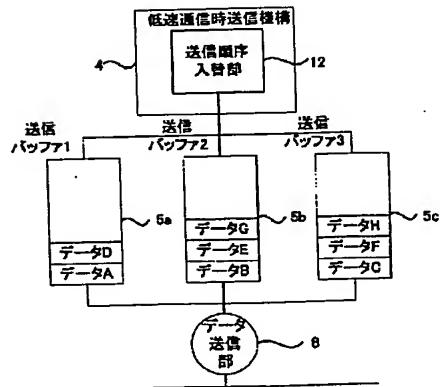
【図16】



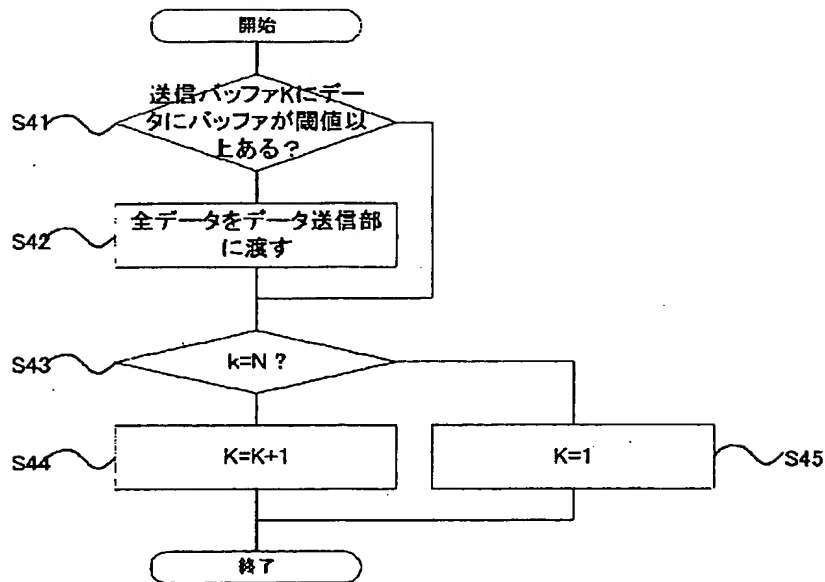
【図15】



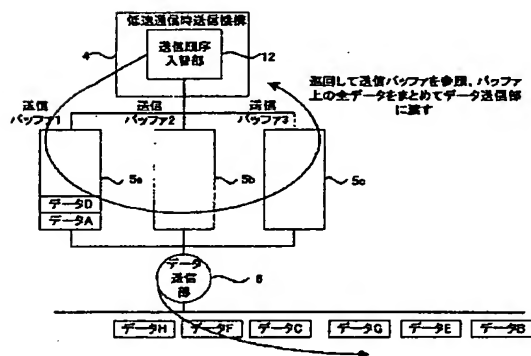
【図18】



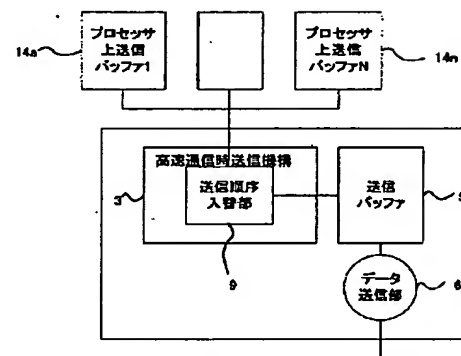
【図 17】



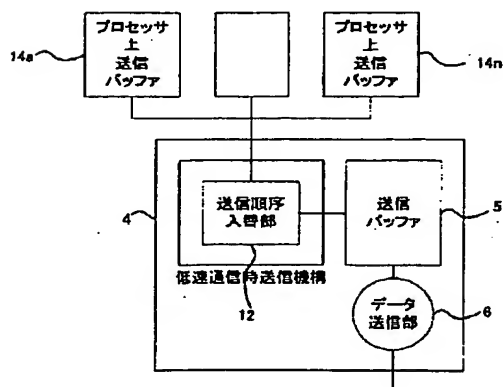
【図 19】



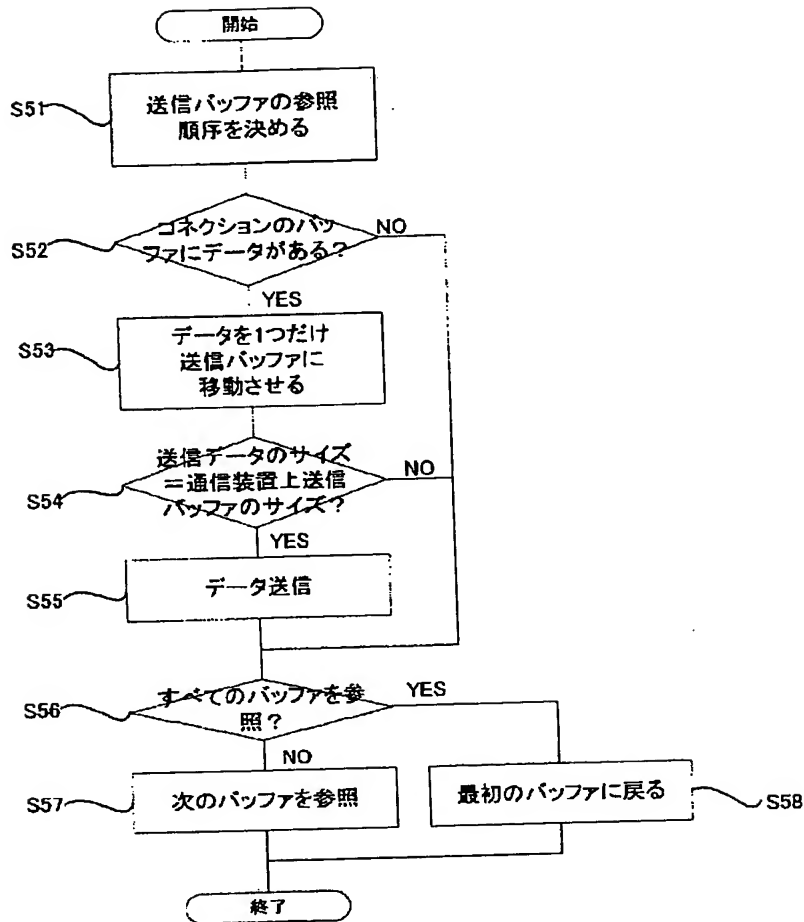
【図 20】



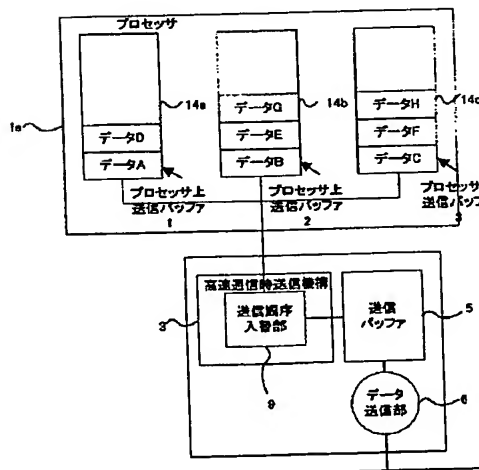
【図 24】



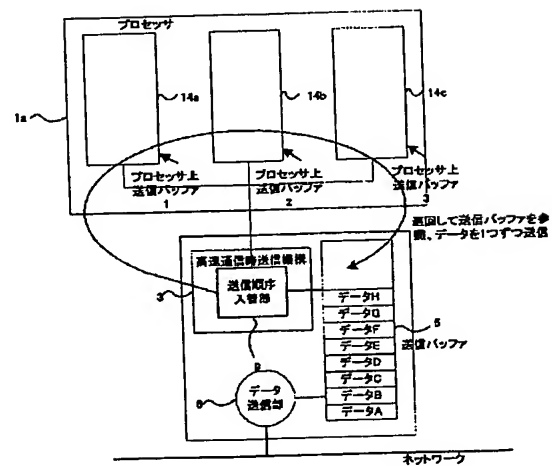
【図 21】



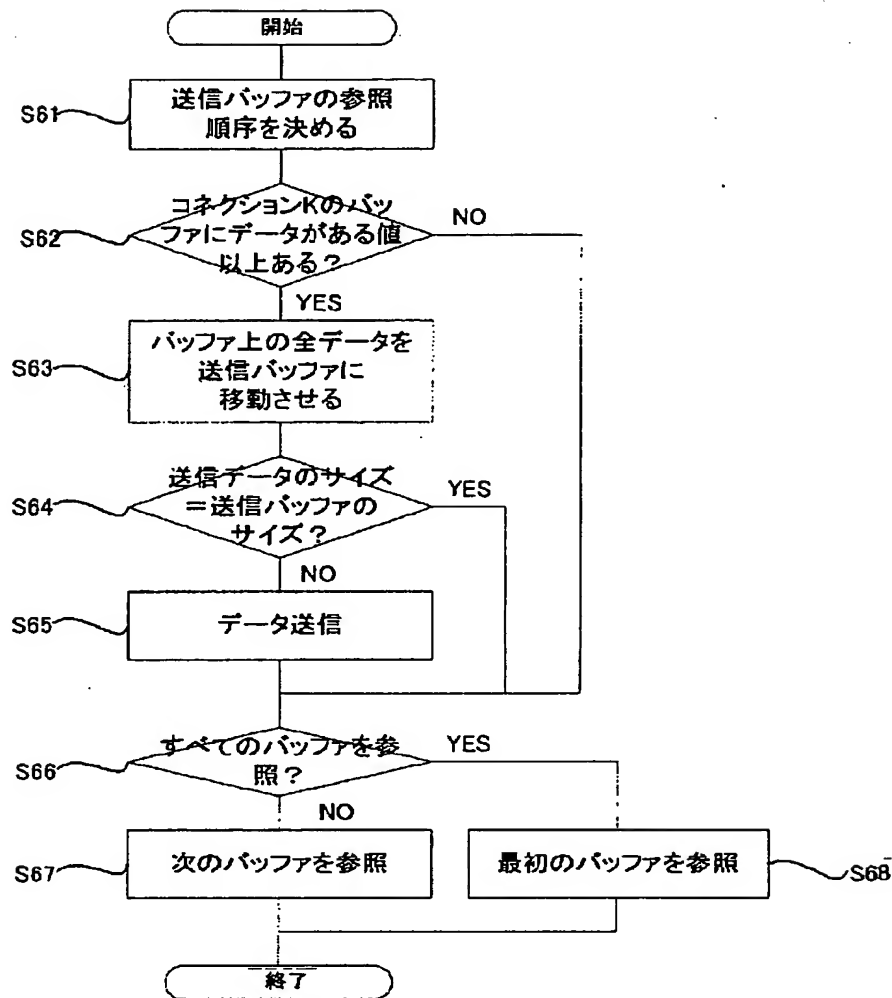
【図 22】



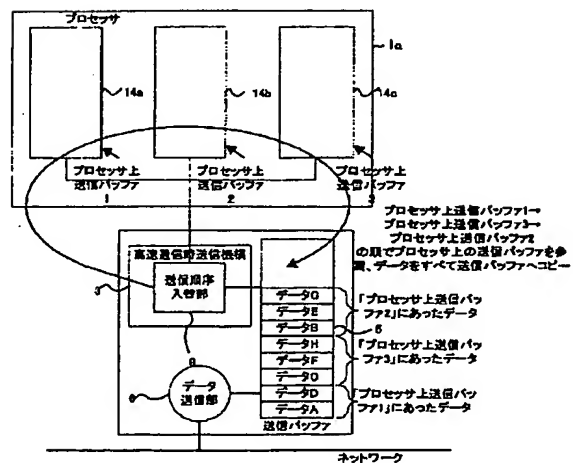
【図 23】



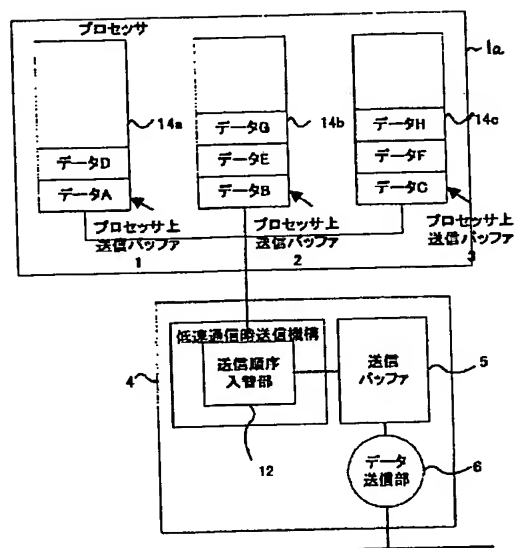
【図 25】



【図 27】



【図 26】



フロントページの続き

F ターム (参考) 5B045 BB29 BB30 BB34 BB36 BB49
 5B077 BA02
 5K034 AA19 CC04 DD01 FF01 FF02
 GG02 HH01 HH02 HH12 HH17
 HH26 HH57 MM08 MM18